

CLIPPEDIMAGE= JP411017048A

PAT-NO: JP411017048A

DOCUMENT-IDENTIFIER: JP 11017048 A

TITLE: SEMICONDUCTOR CHIP PACKAGE

PUBN-DATE: January 22, 1999

INVENTOR-INFORMATION:

NAME

RI, KICHIN

CHOI, WAN GYUN

ASSIGNEE-INFORMATION:

NAME

SAMSUNG ELECTRON CO LTD

COUNTRY

N/A

APPL-NO: JP09346344

APPL-DATE: December 16, 1997

INT-CL (IPC): H01L023/12

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor chip package having nearly the same size as that of a semiconductor chip.

SOLUTION: To package a center pad type semiconductor chip 31, an opening 22 is formed at a central part, and the chip 31 is adhered to the lower face. Accordingly, input/output pads 32 of the chip 31, electrically coupled with a circuit wiring on a flexible circuit board top face through the openings 22, and hence the size of the package 60 can be reduced to the same size as that of the chip 31. The chip 31 is electrically coupled with a flexible circuit board through metal wires 33, this board is electrically coupled with an outer circuit board through outer connection terminals 35, the

pads 32, bonding pads  
and wires 33 are sealed with a liq. seal resin 34 having  
specified viscosity  
and dams 66 formed at the peripheries of the openings 22  
block the resin 34  
from overflowing.

COPYRIGHT: (C) 1999, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-17048

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.<sup>8</sup>  
H 0 1 L 23/12

識別記号

F I  
H 0 1 L 23/12

L

審査請求 未請求 請求項の数17 O L (全 7 頁)

(21) 出願番号 特願平9-346344  
(22) 出願日 平成 9 年(1997) 12月16日  
(31) 優先権主張番号 1 9 9 7 P 2 5 3 7 1  
(32) 優先日 1997年 6 月18日  
(33) 優先権主張国 韓国 (K R)

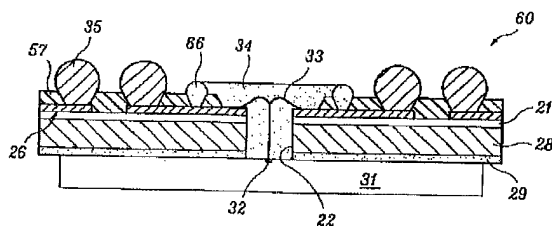
(71) 出願人 390019839  
三星電子株式会社  
大韓民国京畿道水原市八達区梅灘洞416  
(72) 発明者 李 揆鎭  
大韓民国ソウル江南区三星洞114-41番地  
(72) 発明者 崔 完均  
大韓民国京畿道城南区分黨区分黨洞頭産ビ  
ラ209洞206号  
(74) 代理人 弁理士 服部 雅紀

(54) 【発明の名称】 半導体チップパッケージ

(57) 【要約】

【課題】 半導体チップのサイズとほぼ同一のサイズを有する半導体チップパッケージを提供する。

【解決手段】 センタパッド型の半導体チップ31をパッケージングするため、中央部に開口部22が形成され、下部面に半導体チップ31が接着される。従って、半導体チップ31の入出力パッド32は開口部22を介してフレキシブル回路基板上面の回路配線と電気的に連結され、半導体チップパッケージ60のサイズを半導体チップ31と同一のサイズに減少することができる。半導体チップ31とフレキシブル回路基板は金属ワイヤ33により電気的に連結され、フレキシブル回路基板と外部回路基板は外部接続端子35により電気的に連結される。入出力パッド32、ボンディングパッド及び金属ワイヤ33は所定の粘度を有する液状封止樹脂34により封止される。開口部22の外周に形成されたダム66は液状封止樹脂34のオーバーフローを防止することができる。



## 【特許請求の範囲】

【請求項1】 活性面の中央部に形成された複数の入出力パッドを有する半導体チップと、電気的に絶縁性を有するフレキシブルテープと、中央開口部と、前記フレキシブルテープの上面に形成されたパターン化された金属回路配線層とを有し、前記金属回路配線層は前記フレキシブルテープの上面に形成され、その一端にボンディングパッドが連結され、その他端にランドパッドが連結される複数の回路配線を有し、前記半導体チップの活性面は前記フレキシブルテープの下面に接着され、前記入出力パッドは前記フレキシブルテープの前記開口部を介して外部に露出されるフレキシブル回路基板と、

前記開口部を介して前記半導体チップの前記入出力パッドと前記金属回路配線層の前記ボンディングパッドとを各々電気的に連結する複数の金属ワイヤと、前記入出力パッド、前記ボンディングパッド及び前記金属ワイヤを保護するためこれらを封止する封止樹脂と、前記ランドパッドに各々機械的且つ電気的に接続される複数の外部接続端子とを備えることを特徴とする半導体チップパッケージ。

【請求項2】 前記フレキシブル回路基板は、前記半導体チップのサイズとほぼ同一のサイズを有することを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項3】 前記金属回路配線層は、電気絶縁層を介して2つ以上の層よりなる多層回路配線を有することを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項4】 前記フレキシブルテープは、ポリイミドテープよりなることを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項5】 前記封止樹脂は、前記開口部と前記ボンディングパッドに所定の粘度を有する液状樹脂化合物を塗布する方法により提供されることを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項6】 前記塗布方法は、前記開口部と前記ボンディングパッドに前記液状樹脂化合物を噴射するディスペンシング方法を含むことを特徴とする請求項5に記載の半導体チップパッケージ。

【請求項7】 前記開口部の外周に沿って前記フレキシブルテープ上面のボンディングパッドの外側に形成され、前記液状樹脂化合物のオーバーフローを防止するダムをさらに備えることを特徴とする請求項5に記載の半導体チップパッケージ。

【請求項8】 前記ダムは、所定の粘度を有する液状樹脂化合物を塗布する方法により形成されることを特徴とする請求項7に記載の半導体チップパッケージ。

【請求項9】 前記塗布方法は、前記液状樹脂化合物を噴射するディスペンシング方法を含むことを特徴とする請求項8に記載の半導体チップパッケージ。

【請求項10】 前記封止樹脂の上面は、前記外部接続端子の上部より低いことを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項11】 前記フレキシブル回路基板は、前記フレキシブルテープの上面に形成され且つ前記回路配線を保護する保護層をさらに有することを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項12】 前記保護層は、前記ボンディングパッドと前記ランドパッドとの間に形成される溝を有し、前記溝にはダムが形成され、前記ダムは、前記封止樹脂のオーバーフローを防止するため、前記保護層より盛り上がることを特徴とする請求項11に記載の半導体チップパッケージ。

【請求項13】 前記保護層は、ポリイミド層よりなることを特徴とする請求項11に記載の半導体チップパッケージ。

【請求項14】 前記フレキシブル回路基板は、前記フレキシブルテープの下面に形成される補強材をさらに有することを特徴とする請求項1に記載の半導体チップパッケージ。

【請求項15】 前記補強材は、前記半導体チップパッケージが実装される外部回路基板と同一の熱膨張係数を有する材料よりなることを特徴とする請求項14に記載の半導体チップパッケージ。

【請求項16】 前記フレキシブル回路基板は、前記補強材と前記半導体チップとの間に形成される接着層をさらに有することを特徴とする請求項14に記載の半導体チップパッケージ。

【請求項17】 前記接着層は、シリコン樹脂と低モジュラスを有する非シリコン樹脂からなる群から選ばれる電気絶縁性接着材料よりなることを特徴とする請求項16に記載の半導体チップパッケージ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体チップパッケージに関し、より詳細には、中央開口部を有するフレキシブル回路基板の下面に半導体チップの活性面を接着し、回路基板の開口部を介して半導体チップの入出力パッドを回路基板上面の金属回路配線層に電気的に連結したチップサイズの半導体チップパッケージに関する。

## 【0002】

【従来の技術】近年、半導体チップの集積度及び入出力ピン数は増加している反面、半導体チップパッケージのサイズは、小型化が要求されている。このような要求に応ずるために開発された半導体チップパッケージの1つが、ボールグリッドアレイ(Ball Grid Array; BGA)パッケージである。ボールグリッドアレイパッケージは、リードフレームを用いた通常のパッケージに比べて外部回路基板に対する実装密度を縮小することができ、電気的特性に優れるというメリットを有する。ボールグリッド

アレーパッケージが通常のプラスチックパッケージと区別される構造的特徴は、プラスチックパッケージでのリードフレームの代わりに回路配線及びソルダボールが形成された印刷回路基板により、半導体チップと外部回路基板間の電氣的接続が実現されることである。

【0003】以下、印刷回路基板を用いた一般的なボールグリッドアレーパッケージについて説明する。図1は、従来の半導体チップパッケージの一例である一般的なボールグリッドアレーパッケージ10の構造を示す断面図である。図1を参照すると、印刷回路基板12の上面の中央部に半導体チップ11が接着される。印刷回路基板12の上面に形成された回路配線13は、貫通孔15を介して印刷回路基板12の下面に延設する。上面の回路配線13は、ボンディングワイヤ14により半導体チップ11に電氣的に連結され、下面の回路配線13は、ソルダボール16により図示しない外部回路基板に電氣的に連結される。半導体チップ11とボンディングワイヤ14を含めて、印刷回路基板12の上面の一部は、封止樹脂17で封止される。印刷回路基板12は、通常FR-4、FR-5、BT(bismaleimide triazine)樹脂よりなる。

【0004】ボールグリッドアレーパッケージ10では、印刷回路基板12は、回路配線13が形成されない領域、即ちチップ11が接着される領域を必要とするため、チップ11のサイズよりボールグリッドアレーパッケージ10のサイズが大きい。また、回路配線13の幅及び回路配線13間の間隔が各々70 $\mu$ mに制限される。従って、微細な幅及び間隔を有する回路配線13が要求される場合、印刷回路基板12は、このような要求を満足することが困難である。

【0005】

【発明が解決しようとする課題】従って、本発明の目的は、半導体チップのサイズとほぼ同一のサイズを有する半導体チップパッケージを提供することにある。また、本発明の他の目的は、微細な回路配線を有する回路基板を用いた半導体チップパッケージを提供することにある。

【0006】また、本発明のさらに他の目的は、液状封止樹脂のオーバーフローを防止する半導体チップパッケージを提供することにある。また、本発明のさらに他の目的は、封止樹脂の上面の高さが外部接続端子の上面より低い半導体チップパッケージを提供することにある。また、本発明のさらに他の目的は、半導体チップパッケージと外部回路基板間の熱膨張係数の差異を緩和させた半導体チップパッケージを提供することにある。

【0007】

【課題を解決するための手段】請求項1に係る発明は、活性面の中央部に形成された複数の入出力パッドを有する半導体チップと、電氣的に絶縁性を有するフレキシブルテープと、中央開口部と、フレキシブルテープの上面

に形成されたパターン化された金属回路配線層とを有し、金属回路配線層はフレキシブルテープの上面に形成され、その一端にボンディングパッドが連結され、その他端にランドパッドが連結される複数の回路配線を有し、半導体チップの活性面はフレキシブルテープの下面に接着され、入出力パッドはフレキシブルテープの開口部を介して外部に露出されるフレキシブル回路基板と、開口部を介して半導体チップの入出力パッドと金属回路配線層のボンディングパッドとを各々電氣的に連結する複数の金属ワイヤと、入出力パッド、ボンディングパッド及び金属ワイヤを保護するためこれらを封止する封止樹脂と、ランドパッドに各々機械的且つ電氣的に接続される複数の外部接続端子とを備える半導体チップパッケージである。

【0008】請求項2に係る発明は、フレキシブル回路基板が半導体チップのサイズとほぼ同一のサイズを有する半導体チップパッケージである。請求項3に係る発明は、金属回路配線層が電気絶縁層を介して2つ以上の層よりなる多層回路配線を有する半導体チップパッケージである。請求項4に係る発明は、フレキシブルテープがポリイミドテープよりなる半導体チップパッケージである。

【0009】請求項5に係る発明は、封止樹脂が開口部とボンディングパッドに所定の粘度を有する液状樹脂化合物を塗布する方法により提供される半導体チップパッケージである。請求項6に係る発明は、封止樹脂の塗布方法が開口部とボンディングパッドに液状樹脂化合物を噴射するディスペンシング方法を含む半導体チップパッケージである。

【0010】請求項7に係る発明は、開口部の外周に沿ってフレキシブルテープ上面のボンディングパッドの外側に形成され、液状樹脂化合物のオーバーフローを防止するダムをさらに備える半導体チップパッケージである。請求項8に係る発明は、ダムが所定の粘度を有する液状樹脂化合物を塗布する方法により形成される半導体チップパッケージである。

【0011】請求項9に係る発明は、ダムの塗布方法が液状樹脂化合物を噴射するディスペンシング方法を含む半導体チップパッケージである。請求項10に係る発明は、封止樹脂の上面が外部接続端子の上部より低い半導体チップパッケージである。請求項11に係る発明は、フレキシブル回路基板がフレキシブルテープの上面に形成され且つ回路配線を保護する保護層をさらに有する半導体チップパッケージである。

【0012】請求項12に係る発明は、保護層がボンディングパッドとランドパッドとの間に形成される溝を有し、溝にはダムが形成され、ダムは封止樹脂のオーバーフローを防止するため保護層より盛り上がる半導体チップパッケージである。請求項13に係る発明は、保護層がポリイミド層よりなる半導体チップパッケージであ

る。

【0013】請求項14に係る発明は、フレキシブル回路基板がフレキシブルテープの下面に形成される補強材をさらに有する半導体チップパッケージである。請求項15に係る発明は、補強材が半導体チップパッケージが実装される外部回路基板と同一の熱膨張係数を有する材料よりなる半導体チップパッケージである。

【0014】請求項16に係る発明は、フレキシブル回路基板が補強材と半導体チップとの間に形成される接着層をさらに有する半導体チップパッケージである。請求項17に係る発明は、接着層がシリコン樹脂と低モジュラス(modulus)を有する非シリコン樹脂からなる群から選ばれる電気絶縁性接着材料よりなる半導体チップパッケージである。

【0015】

【発明の実施の形態】以下、図面を参照として本発明の実施例をより詳細に説明する。図面全般にわたって、同一の参照符号は、同一の構成要素を示す。図2は、本発明による中央開口部を有するフレキシブル回路基板の第1実施例を示す部分切欠斜視図であり、図3は、図2のIII-III線に沿って切断した断面図であり、図4は、本発明によるフレキシブル回路基板を用いた半導体チップパッケージの一実施例を示す断面図である。

【0016】図2乃至図4を参照すると、本発明によるフレキシブル回路基板(flexible circuit board)20は、金属回路配線層26が電氣的に絶縁性を有するフレキシブルテープ21の上面に形成された構造を有する。所定のパターンで形成された回路配線層26は複数の回路配線24を有し、回路配線24の一端にはボンディングパッド23が連結され、回路配線24の他端にはランドパッド25が連結される。ボンディングパッド23は、半導体チップ31と回路配線24とを電氣的に連結させ、ランドパッド25は、外部接続端子35と回路配線24とを電氣的に連結させる。

【0017】フレキシブルテープ21は、主にポリイミドのような樹脂よりなる。銅又は金材質の回路配線層26は、エッチング法により所定のパターンで形成されることが可能である。即ち、銅又は金薄板をフレキシブルテープ21に積層し、エッチングすることにより、回路配線24、ボンディングパッド23及びランドパッド25を形成する。本発明による回路基板20は、フレキシブルテープ21に18 $\mu$ m又は35 $\mu$ mの膜厚を有する回路配線層26を形成し、回路配線24の幅は、最少50 $\mu$ mまで縮小が可能である。

【0018】従って、本発明によるフレキシブル回路基板20は、従来の印刷回路基板に比べて柔軟性があり、薄形化及び回路配線の微細パターン化が可能である。一方、金属回路配線層は、必要によって多層で形成されることも可能である。図5に複数層の回路配線層46a、46bを示す。下部回路配線層46aは上部回路配線層

46b上に形成される。回路配線層46a、46の間には電気絶縁層41aが介在する。回路配線層46aの下面には電気絶縁層41bが形成される。この電気絶縁層41a、41bは、上述のフレキシブルテープ(図2乃至図4の21)と同一である。

【0019】複数層の回路配線層46a、46bを有するフレキシブル回路基板40は、次のような工程により製造されることが可能である。即ち、電気絶縁層であるフレキシブルテープ41aに下部回路配線層46aを形成するための金属薄板を積層し、所定のパターンでエッチングした後、フレキシブルテープ41bに下部回路配線層46bを形成するための金属薄板を積層し、所定のパターンでエッチングすることにより製造することができる。

【0020】さらに図2乃至図4を参照すると、回路配線24上には、酸化防止のため保護層27を形成することができ、ボンディングパッド23とランドパッド25上には、ボンディング性を向上させるため図示しないメッキ層を形成することができる。保護層27としては、フレキシブルテープ21と同様にポリイミド層を使用することができ、図示しないメッキ層の材料としては、主にニッケル、金のような金属を使用することができる。保護層27は、フレキシブルテープ21の全面にポリイミド樹脂を塗布した後、ボンディングパッド23及びランドパッド25に対応する部分をエッチングすることにより形成することができる。回路配線24だけでなく、フレキシブルテープ21の全面に保護層27を形成することにより、回路配線24の酸化を防止できるとともに、隣接する回路配線24をお互いに電氣的に絶縁させることができる。

【0021】また、本発明のフレキシブル回路基板20は、フレキシブルテープ21の下面に補強材28をさらに有することができる。パッケージ組立済みの半導体チップパッケージ30は、図示しない外部回路基板に実装されるが、パッケージ30と外部回路基板間の熱膨張係数の差異が大きければ、パッケージクラック等の不良を引き起こすことがある。従って、外部回路基板の図示しないパッケージ実装パッドとはほぼ同一の熱膨張係数を有する補強材28を使用することにより、両者間の熱膨張係数の差異を減少させることができる。また、補強材28は、フレキシブル回路基板20に機械的な強度を補完する役割をもする。また、補強材28は、上述した効果を最大化するため、複数個で分離されることが可能であり、スリットを有することもできる。

【0022】フレキシブル回路基板20の上面には、回路配線層26が形成されているため、補強材28はフレキシブルテープ21の下面に形成される。この場合、金属材質の補強材28と半導体チップ31の間には接着層29が形成される。接着層29としては、電気絶縁性を有し、半導体チップ31と補強材28間の熱膨張係数の

差異を減少させることができるシリコン樹脂又はモジュラス(modulus)の小さい非シリコン樹脂を使用することができる。

【0023】上記のような構造を有するフレキシブル回路基板20を、入出力パッド32が半導体チップ31の活性面の中央部に配設されたセンタパッド型半導体チップ31と一緒に使用するため、回路基板20の中央部に開口部22を形成し、回路基板20の下部に半導体チップ31の活性面を接着する。従って、半導体チップ31の入出力パッド32は、開口部22を介して外部に露出され、金属回路配線層26のボンディングパッド23に電氣的に連結される。特に、このような構造で半導体チップパッケージ30を形成することにより、フレキシブル回路基板20だけでなくパッケージ30のサイズが半導体チップ31と同一のサイズを有することになる。つまり、専門用語を使用すると、チップサイズパッケージ(Chip Size Package)を実現することができる。

【0024】半導体チップ31の入出力パッド32は、金属ワイヤ33により金属回路配線層26のボンディングパッド23に電氣的に連結される。金属ワイヤ33としては、金ワイヤを使用することが好ましい。入出力パッド32、ボンディングパッド23及び金属ワイヤ33を外部環境から保護するため、これらを封止樹脂34で封止する。封止樹脂34としては、主にエポキシ系の樹脂化合物が使用される。封止方法としては、通常のプラスチックパッケージに適用されるモールドイング方法又はセラミックパッケージに適用されるリドシーリング(lid sealing)方法が可能であるが、所定の粘度を有する液状の封止樹脂34をポッティングし、硬化する方法が最も好ましい。ポッティング方法は、シリンジに収容された液状の封止樹脂を噴射するディスペンシング(dispensing)方法と、マスクを用いて封止樹脂を塗布するスクリーンプリント(screen print)方法を含む。これらの中で、ディスペンシングによるポッティング方法がより好ましい。

【0025】しかるに、ディスペンシングによるポッティング方法を適用するためには、封止樹脂34のオーバーフローを防止するためのダム36を形成することが要求される。金属ワイヤ33が回路配線層26に連結される場合、金属ワイヤ33は、連結ループを形成するので、図4に示すように、金属ワイヤ33の高さが回路配線層26の高さより大きい。従って、封止樹脂34は、開口部22の内部を充たすだけでなく、金属ワイヤ33上に盛り上がっている。しかしながら、液状の封止樹脂34は、所定の粘度を有していても、回路基板20の表面へのオーバーフローが発生することがある。これを防止するため、開口部22の外周にボンディングパッド23の外側部分に沿ってダム36を形成する。

【0026】ダム36を形成する方法には、シルクスクリーン(silk screen)、テープ取付等の方法があるが、

シルクスクリーン方法はダムの高さを増加させることが困難であり、テープ取付方法はテープ自体の信頼性及び価格の面において欠点がある。従って、ディスペンシング方法によりダム36を形成することが最も好ましい。この場合、ダム36は、封止樹脂34と同一の液状の樹脂を使用して形成することが好ましい。また、ダム36の幅及び高さを所定のレベルで維持するため、ダム36の形成に使用される樹脂は、封止樹脂34より高い粘度を有することが好ましい。

【0027】外部接続端子35は、回路配線層26のランドパッド25上に形成される。外部接続端子35は、半導体チップパッケージ30と図示しない外部回路基板間の電氣的且つ機械的連結を提供する。外部接続端子35はボール又はバンプ状の金属層である。外部接続端子35としては、ソルダボール又は金バンプが好ましく使用される。ソルダボールは、ソルダマウンティング/リフロー方法又はスクリーンプリント/リフロー方法により形成され、金バンプは、メッキ又はポトマスク等の方法により形成される。

【0028】外部接続端子35の上部は封止樹脂34の上部より高い。従って、半導体チップパッケージ30が図示しない外部回路基板に実装されるとき、封止樹脂34が外部回路基板に接触し、信頼性不良を招くおそれがない。さらに、外部接続端子35の高さは、外部回路基板へのパッケージ30の実装時にその高さが減少するという事実を考慮して決定しなければならない。例えば、最近チップサイズパッケージに適用されている直径3.0mmのソルダボールの場合、パッケージの製造後には、その高さが約0.25mm、外部回路基板に実装した後は、約0.2mmになる。従って、回路配線層26の上面から封止樹脂34の高さは、約0.15mm以下であることが好ましい。また、回路配線層26の上面からダム36の高さは、約0.1~0.15mmであることが好ましい。

【0029】ところが、上述したシルクスクリーン方法では、ダム36を0.1mm以上の高さで形成することが困難である。また、テープ取付方法では、0.15mm以上のダム36を形成することが容易ではない。そこで、ディスペンシング方法がより好ましい。ディスペンシングによりダムを形成する場合、ダムの高さ及び幅の最少値は、各々0.2mm及び0.6mmである。従って、0.5mm又は0.76mmの直径を有するソルダボールの場合、ディスペンシングにより容易にダムを形成することができる。しかし、ディスペンシング方法は、0.3mmの直径を有するソルダボールを使用する場合、ダムの高さが外部回路基板実装後のソルダボールの高さとほぼ同一であるので、適用することが困難である。さらに、ダムの幅が0.6mmに制限されるので、パッケージサイズの減少において不利である。

【0030】上述した問題点を解決するため、保護層に

溝を形成する。図6は、本発明による中央開口部を有するフレキシブル回路基板の第3実施例を示す部分切欠斜視図であり、図7は、本発明によるフレキシブル回路基板を用いた半導体チップパッケージの他の実施例を示す断面図である。図6及び図7に示すように、保護層57には、所定の幅及び深さを有する溝57aが形成される。溝57aは、ボンディングパッド23とランドパッド25の間に形成される。特に溝57aは、別途の追加工程無しに、回路配線層26のパッドを形成するために保護層57をエッチングすると同時に、エッチングすることにより形成されることが可能である。

【0031】溝57aは2つの用途で使用される。第一に、ダム66の高さを減少させる役割をする。溝57aが所定の深さを有するため、ダム66の高さを減少させることができる。また、溝がない場合に比べて粘度が低い樹脂を使用することができるので、ダム66の幅を調節することもできる。即ち、ダム66の幅は、溝57aの幅から予め決定することができる。先にディスパensingにより形成されるダム(図4の36)の幅の最小値が0.6mmと記述したが、本実施例による溝57aを形成する場合、ダム66の幅を約0.3mmに減少させることができる。

【0032】溝57aの他の用途は、実際にダム66を形成することなくダム66の役割をすることである。即ち、封止樹脂34が開口部22の内部に充填された後、開口部22の外側にオーバーフローされても、液状の封止樹脂が溝57aに充填されることにより、オーバーフローが遅延される。従って、溝57aは、封止樹脂34の量を適宜調節することにより、ダムとしての役割を果たすことができる。

【0033】

【発明の効果】以上説明したように、本発明によると、ポリイミドよりなるフレキシブルテープを回路基板として使用することにより、薄形化及び回路配線の微細パターン化が可能である。そこで、高集積、多ピン、微細ピッチを有する半導体チップに対する適用が容易であり、半導体チップパッケージの小型化及び薄形化が可能である。

【0034】また、本発明の半導体チップパッケージは、回路基板の下面に半導体チップの活性面が接着され、回路基板の開口部を介して半導体チップと回路基板間の電気的接続を実現する構造であるので、フレキシブル回路基板だけでなくパッケージのサイズが半導体チップとほぼ同一のサイズを有することになる。つまり、チップサイズパッケージを実現することができる。

【0035】また、本発明によるダム又は保護層の溝は、液状封止樹脂のオーバーフローを防止する役割をす

る。また、本発明による溝及びこの溝に形成された溝により、封止樹脂の上面が常に外部接続端子の上部より低い位置に形成されるようにする。即ち、半導体チップパッケージが外部回路基板に実装するとき、封止樹脂が外部回路基板に接触し、信頼性不良を招くことを防止するため、封止樹脂が十分に低い位置に形成されるようにする。

【0036】さらに、本発明によるフレキシブル回路基板の補強材は、半導体チップパッケージと外部回路基板間の熱膨張係数の差異を緩和させて半導体チップパッケージの信頼性を向上させることができる。

【0037】

【図面の簡単な説明】

【図1】従来の半導体チップパッケージの一例である一般的なボールグリッドアレーパッケージを示す断面図である。

【図2】本発明による中央開口部を有するフレキシブル回路基板の第1実施例を示す部分切欠斜視図である。

【図3】図2のIII-III線断面図である。

【図4】本発明によるフレキシブル回路基板を用いた半導体チップパッケージの一実施例を示す断面図である。

【図5】本発明による中央開口部を有するフレキシブル回路基板の第2実施例を示す部分切欠斜視図である。

【図6】本発明による中央開口部を有するフレキシブル回路基板の第3実施例を示す部分切欠斜視図である。

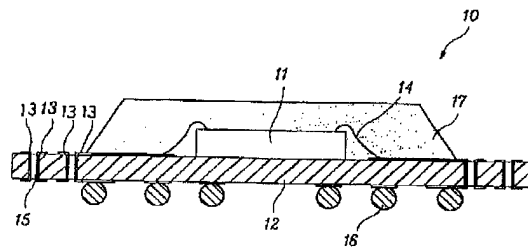
【図7】本発明によるフレキシブル回路基板を用いた半導体チップパッケージの他の実施例を示す断面図である。

【符号の説明】

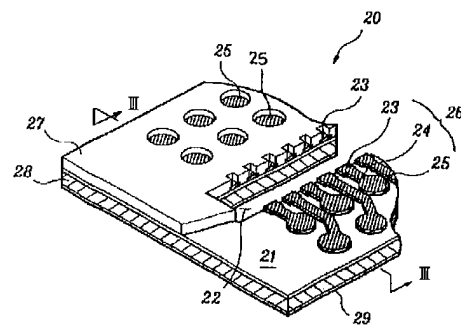
- 20、40、50 フレキシブル回路基板
- 21、41a、41b フレキシブルテープ
- 22 開口部
- 23 ボンディングパッド
- 24 回路配線
- 25 ランドパッド
- 26、46a、46b 回路配線層
- 27、57 保護層
- 28 補強材
- 29 接着層
- 30、60 半導体チップパッケージ
- 31 半導体チップ
- 32 入出力パッド
- 33 金属ワイヤ
- 34 封止樹脂
- 35 外部接続端子
- 36、66 ダム



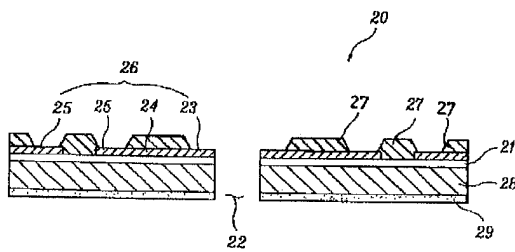
【図1】



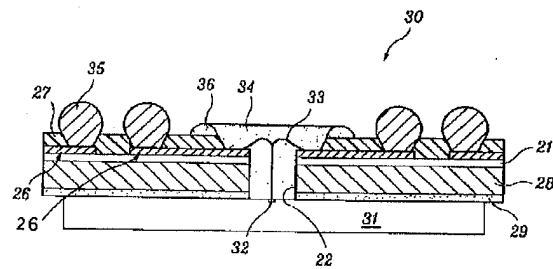
【図2】



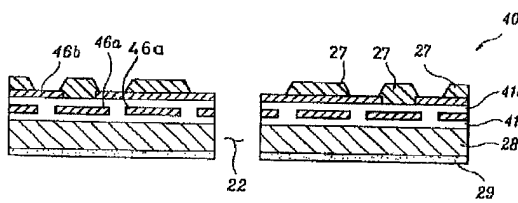
【図3】



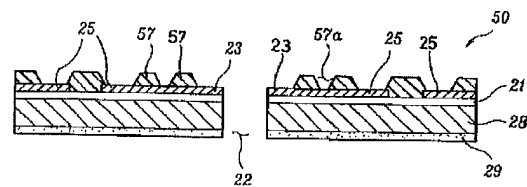
【図4】



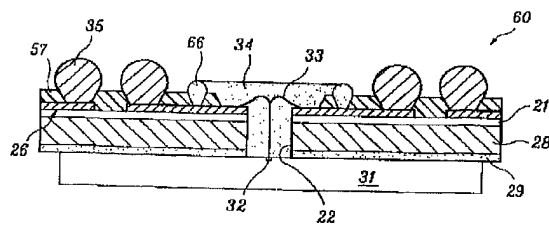
【図5】



【図6】



【図7】



\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] About a semiconductor chip package, more, this invention pastes up the activity side of a semiconductor chip on the inferior surface of tongue of the flexible circuit board which has central opening in a detail, and relates to the semiconductor chip package of the chip size which connected the I/O pad of a semiconductor chip with the metallic-circuit wiring layer on the upper surface of the circuit board electrically through opening of the circuit board.

[0002]

[Description of the Prior Art] As for the size of a semiconductor chip package, the miniaturization is demanded while the degree of integration and the number of I/O pins of a semiconductor chip are increasing in recent years. One of the semiconductor chip packages developed in order to answer such a demand is a ball grid array (Ball Grid Array; BGA). It is a package. A ball grid array package can reduce the packaging density to an external circuit substrate compared with the usual package which used the leadframe, and has the merit of excelling in an electrical property. The structural feature in which a ball grid array package is distinguished from the usual plastic package is that electrical installation between a semiconductor chip and an external circuit substrate is realized by the printed circuit board in which circuit wiring and the solder ball were formed instead of the leadframe in a plastic package.

[0003] Hereafter, the general ball grid array package using the printed circuit board is explained. Drawing 1 is the cross section showing the structure of the general ball grid array package 10 which is an example of the conventional semiconductor chip package. Reference of drawing 1 pastes up a semiconductor chip 11 on the center section of the upper surface of a printed circuit board 12. The circuit wiring 13 formed in the upper surface of a printed circuit board 12 is installed in the inferior surface of tongue of a printed circuit board 12 through a breakthrough 15. The circuit wiring 13 on top is electrically connected with a semiconductor chip 11 by the bonding wire 14, and the circuit wiring 13 at the bottom is electrically connected with the external circuit substrate which is not illustrated with the solder ball 16. A part of upper surface of a printed circuit board 12 is closed by the closure resin 17 including a semiconductor chip 11 and a bonding wire 14. A printed circuit board 12 is usually FR-4, FR-5, and BT (bismaleimide triazine). It consists of a resin.

[0004] With the ball grid array package 10, since a printed circuit board 12 needs the field in which the circuit wiring 13 is not formed, i.e., the field which a chip 11 pastes up, the size of the ball grid array package 10 is larger than the size of a chip 11. Moreover, the width of face of the circuit wiring 13 and the interval during the circuit wiring 13 are respectively restricted to 70 micrometers. Therefore, when the circuit wiring 13 which has detailed width of face and a detailed interval is required, a printed circuit board 12 is difficult to satisfy such a demand.

[0005]

[Problem(s) to be Solved by the Invention] Therefore, the purpose of this invention is to offer the semiconductor chip package which has the almost same size as the size of a semiconductor chip. Moreover, other purposes of this invention are to offer the semiconductor chip package using the circuit board which has detailed circuit wiring.

[0006] Moreover, the purpose of further others of this invention is to offer the semiconductor chip package which prevents overflow of a liquefied closure resin. Moreover, the purpose of further others of this invention has the height of the upper surface of a closure resin in offering a low semiconductor chip package from an external end-connection child's upper surface. Moreover, the purpose of further others of this invention is to offer a semiconductor chip package and the semiconductor chip package which made the difference in the coefficient of thermal expansion between external circuit substrates ease.

[0007]

[Means for Solving the Problem] The semiconductor chip which has two or more I/O pads with which invention concerning a claim 1 was formed in the center section of the activity side, It has the flexible tape which has insulation electrically, central opening, and the patternized metallic-circuit wiring layer which was formed in the upper surface of a flexible tape. A metallic-circuit wiring layer is formed in the upper surface of a flexible tape, and a bonding pad is connected with the end. The flexible circuit board which has two or more circuit wiring with which a land pad is connected with the other end, and pastes up the activity side of a semiconductor chip on the inferior surface of tongue of a flexible tape and by which an I/O pad is exposed outside through opening of a flexible tape, Two or more metal wires which connect respectively the I/O pad of a semiconductor chip, and the bonding pad of a metallic-circuit wiring layer electrically through opening, It is a semiconductor chip package equipped with the closure resin which closes these in order to protect an I/O pad, a bonding pad, and a metal

wire, and two or more external end-connection children respectively connected to a land pad mechanically and electrically. [0008] Invention concerning a claim 2 is a semiconductor chip package in which the flexible circuit board has the almost same size as the size of a semiconductor chip. Invention concerning a claim 3 is a semiconductor chip package which has the multilayer circuit wiring with which a metallic-circuit wiring layer intervenes an electric insulation layer, and consists of two or more layers. Invention concerning a claim 4 is a semiconductor chip package which a flexible tape becomes from a polyimide tape.

[0009] Invention concerning a claim 5 is a semiconductor chip package offered by the way a closure resin applies to opening and a bonding pad the liquefied resin compound which has predetermined viscosity. Invention concerning a claim 6 is a semiconductor chip package in which the method of application of a closure resin includes the dispensing method which injects a liquefied resin compound in opening and a bonding pad.

[0010] Invention concerning a claim 7 is a semiconductor chip package further equipped with the dam which is formed in the outside of the bonding pad on the upper surface of a flexible tape along with the periphery of opening, and prevents overflow of a liquefied resin compound. Invention concerning a claim 8 is a semiconductor chip package formed by the way a dam applies the liquefied resin combination which has predetermined viscosity.

[0011] Invention concerning a claim 9 is a semiconductor chip package including the dispensing method that the method of application of a dam injects a liquefied resin compound. The upper surface of a closure resin of invention concerning a claim 10 is a low semiconductor chip package from an external end-connection child's upper part. Invention concerning a claim 11 is a semiconductor chip package which has further the protective layer which the flexible circuit board is formed in the upper surface of a flexible tape, and protects circuit wiring.

[0012] Invention concerning a claim 12 has the slot where a protective layer is formed between a bonding pad and a land pad, a dam is formed in a slot, and a dam is a semiconductor chip package which rises from a protective layer in order to prevent overflow of a closure resin. Invention concerning a claim 13 is a semiconductor chip package which a protective layer becomes from a polyimide layer.

[0013] Invention concerning a claim 14 is a semiconductor chip package in which the flexible circuit board has further the reinforcing materials formed in the inferior surface of tongue of a flexible tape. Invention concerning a claim 15 is a semiconductor chip package which reinforcing materials become from the material which has the same coefficient of thermal expansion as the external circuit substrate in which a semiconductor chip package is mounted.

[0014] Invention concerning a claim 16 is a semiconductor chip package in which the flexible circuit board has further the glue line formed between reinforcing materials and a semiconductor chip. For invention concerning a claim 17, a glue line is silicon resin and a low modulus (modulus). It is the semiconductor chip package which consists of a charge of an electric insulation binder chosen from the group which consists of non-silicon resin which it has.

[0015]

[Embodiments of the Invention] Hereafter, the example of this invention is explained more to a detail by considering a drawing as reference. Covering a drawing at large, the same reference mark shows the same component. Drawing 2 is the partial notch perspective diagram showing the 1st example of the flexible circuit board which has central opening by this invention, and drawing 3 is III-III of drawing 2. It is the cross section cut along with the line, and drawing 4 is the cross section showing one example of the semiconductor chip package using the flexible circuit board by this invention.

[0016] When drawing 2 or drawing 4 is referred to, the flexible circuit board (flexible circuit board) 20 by this invention has the structure where the metallic-circuit wiring layer 26 was formed in the upper surface of the flexible tape 21 which has insulation electrically. The circuit wiring layer 26 formed by the predetermined pattern has two or more circuit wiring 24, a bonding pad 23 is connected with the end of the circuit wiring 24, and the land pad 25 is connected with the other end of the circuit wiring 24. Bonding BADD0 23 makes a semiconductor chip 31 and the circuit wiring 24 connect electrically, and the land pad 25 makes the external end-connection child 35 and the circuit wiring 24 connect [ BADD0 ] electrically.

[0017] The flexible tape 21 consists of a resin mainly like a polyimide. The circuit wiring layer 26 of copper or the golden quality of the material can be formed by the predetermined pattern of the etching method. That is, the laminating of copper or the golden sheet metal is carried out to the flexible tape 21, and the circuit wiring 24, a bonding pad 23, and the land pad 25 are formed by \*\*\*\*\*ing. The circuit board 20 by this invention can form in the flexible tape 21 the circuit wiring layer 26 which has thickness (18 micrometers or 35 micrometers), and can reduce the width of face of the circuit wiring 24 to it in a minimum of 50 micrometers.

[0018] Therefore, the flexible circuit board 20 by this invention is supple compared with the conventional printed circuit board, and the formation of a thin form and detailed patternizing of circuit wiring are possible for it. On the other hand, a metallic-circuit wiring layer can also be formed by the multilayer of the need. The two or more layers circuit wiring layers 46a and 46b are shown in drawing 5. Lower circuit wiring layer 46a is formed on up circuit wiring layer 46b. Electric insulation layer 41a intervenes among the circuit wiring layers 46a and 46b. Electric insulation layer 41b is formed in the inferior surface of tongue of circuit wiring layer 46a. These electric insulation layers 41a and 41b are the same as that of an above-mentioned flexible tape (21 of drawing 2 or drawing 4).

[0019] The flexible circuit board 40 which has the two or more layers circuit wiring layers 46a and 46b can be manufactured according to the following processes. namely, the sheet metal for forming lower circuit wiring layer 46a in flexible tape 41a which is an electric insulation layer -- a laminating -- carrying out -- a predetermined pattern -- etching -- the bottom, the back, the laminating of the sheet metal for forming lower circuit wiring layer 46b in flexible tape 41b can be carried out, and it can manufacture by \*\*\*\*\*ing by the predetermined pattern

[0020] If drawing 2 or drawing 4 is furthermore referred to, on the circuit wiring 24, a protective layer 27 can be formed because of antioxidizing, and the deposit which is not illustrated in order to raise bonding nature can be formed on a bonding pad 23 and the land pad 25. As a protective layer 27, a polyimide layer can be used like the flexible tape 21, and nickel and a metal like gold can mainly be used as a material of the deposit which is not illustrated. A protective layer 27 can form the portion corresponding to a bonding pad 23 and the land pad 25 by \*\*\*\*\*ing, after applying polyimide resin all over the flexible tape 21. While being able to prevent oxidization of the circuit wiring 24 by forming a protective layer 27 not only all over the circuit wiring 24 but all over the flexible tape 21, each can be made to insulate the adjoining circuit wiring 24 electrically.

[0021] Moreover, the flexible circuit board 20 of this invention can have reinforcing materials 28 further on the inferior surface of tongue of the flexible tape 21. Although mounted in the external circuit substrate which is not illustrated, if the semiconductor chip package 30 of finishing [ package assembly ] has the large difference in the coefficient of thermal expansion between a package 30 and an external circuit substrate, it may cause defects, such as a package crack. Therefore, the difference in the coefficient of thermal expansion between both can be decreased by using the reinforcing materials 28 which have the almost same coefficient of thermal expansion as the package mounting pad which an external circuit substrate does not illustrate. moreover, reinforcing materials 28 complement mechanical intensity to the flexible circuit board 20 -- a role . Moreover, since reinforcing materials 28 maximize the effect mentioned above, they can be dissociated by plurality and can also have a slit.

[0022] Since the circuit wiring layer 26 is formed in the upper surface of the flexible circuit board 20, reinforcing materials 28 are formed in the inferior surface of tongue of the flexible tape 21. In this case, a glue line 29 is formed between the reinforcing materials 28 of the metal quality of the material, and a semiconductor chip 31. It is the silicon resin or modulus (modulus) which it has [ modulus ] electric insulation and can decrease the difference in the coefficient of thermal expansion between a semiconductor chip 31 and reinforcing materials 28 as a glue line 29. Small non-silicon resin can be used.

[0023] In order that the I/O pad 32 may use the flexible circuit board 20 which has the above structures together with the center pad type semiconductor chip 31 arranged in the center section of the activity side of a semiconductor chip 31, opening 22 is formed in the center section of the circuit board 20, and the activity side of a semiconductor chip 31 is pasted up on the lower part of the circuit board 20. Therefore, it is exposed outside through opening 22 and the I/O pad 32 of a semiconductor chip 31 is electrically connected with the bonding pad 23 of the metallic-circuit wiring layer 26. Not only the flexible circuit board 20 but the size of a package 30 will have the same size as a semiconductor chip 31 by forming the semiconductor chip package 30 with such structure especially. That is, if a technical term is used, it is a chip-size package (Chip Size Package). It is realizable.

[0024] The I/O pad 32 of a semiconductor chip 31 is electrically connected with the bonding pad 23 of the metallic-circuit wiring layer 26 by the metal wire 33. As a metal wire 33, it is desirable to use a golden wire. In order to protect the I/O pad 32, a bonding pad 23, and the metal wire 33 from an external environment, these are closed by the closure resin 34. As a closure resin 34, the resin compound of an epoxy system is mainly used. It is the RIDOSHI ring (lid sealing) applied to the molding method or ceramic package applied to the usual plastic package as the closure method. Although a method is possible, potting of the liquefied closure resin 34 which has predetermined viscosity is carried out, and the method of hardening is the most desirable. The potting method includes the dispensing (dispensing) method which injects the liquefied closure resin held in the syringe, and the screen printing (screen print) method which applies a closure resin using a mask. In these, the potting method by dispensing is more desirable.

[0025] However, in order to apply the potting method by dispensing, it is required that the dam 36 for preventing overflow of the closure resin 34 should be formed. When the metal wire 33 is connected with the circuit wiring layer 26, since a connection loop is formed, as shown in drawing 4, the height of the metal wire 33 is larger [ the metal wire 33 ] than the height of the circuit wiring layer 26. Therefore, the closure resin 34 not only fills the interior of opening 22, but is rising on the metal wire 33. However, even if the liquefied closure resin 34 has predetermined viscosity, the overflow to the front face of the circuit board 20 may generate it. In order to prevent this, a dam 36 is formed in the periphery of opening 22 along with the lateral part of a bonding pad 23.

[0026] Although there are methods, such as the silk screen (silk screen) and tape attachment, among the methods of forming a dam 36, it is difficult for the silk screen method to make the height of a dam increase, and tape means of attachment have a fault in the reliability of the tape itself, and the field of a price. Therefore, it is most desirable to form a dam 36 by the dispensing method. In this case, as for a dam 36, it is desirable to form using the same liquefied resin as the closure resin 34. Moreover, in order to maintain the width of face and the height of a dam 36 on predetermined level, as for the resin used for formation of a dam 36, it is desirable to have viscosity higher than the closure resin 34.

[0027] The external end-connection child 35 is formed on the land pad 25 of the circuit wiring layer 26. The external end-connection child 35 offers the electric and mechanical connection between the semiconductor chip package 30 and the external circuit substrate which is not illustrated. The external end-connection child 35 is the metal layer of the shape of a ball or a bump. As an external end-connection child 35, a solder ball or a golden bump is used preferably. A solder ball is formed by solder mounting / the reflow method, or screen printing / the reflow method, and a golden bump is formed by methods, such as plating or POTOMASUKU.

[0028] The external end-connection child's 35 upper part is higher than the upper part of the closure resin 34. Therefore, when mounted in the external circuit substrate which the semiconductor chip package 30 does not illustrate, there is no possibility that the closure resin 34 may contact an external circuit substrate, and may cause poor reliability. Furthermore, in

consideration of the fact that the height decreases, you have to determine the external end-connection child's 35 height at the time of mounting of the package 30 to an external circuit substrate. For example, it is set to about 0.2mm after the height mounts in about 0.25mm and an external circuit substrate after manufacture of a package in the case of a solder ball with a diameter of 3.0mm applied to the chip-size package recently. Therefore, as for the height of the upper surface of the circuit wiring layer 26 to the closure resin 34, it is desirable that it is about 0.15mm or less. Moreover, as for the height of the upper surface of the circuit wiring layer 26 to the dam 36, it is desirable that it is about 0.1-0.15mm.

[0029] However, it is difficult to form a dam 36 in a height of 0.1mm or more in the silk screen method mentioned above. Moreover, it is not easy to form the dam 36 0.15mm or more in tape means of attachment. Then, the dispensing method is more desirable. When forming a dam by dispensing, the height of a dam and the minimum value of width of face are 0.2mm and 0.6mm respectively. Therefore, in the case of the solder ball which has the diameter of 0.5mm or 0.76mm, a dam can be easily formed by dispensing. However, since the height of a dam of the dispensing method is almost the same as the height of the solder ball after external circuit substrate mounting when using the solder ball which has the diameter of 0.3mm, it is difficult to apply. Furthermore, since the width of face of a dam is restricted to 0.6mm, in reduction of package size, it is disadvantageous.

[0030] A slot is formed in a protective layer in order to solve the trouble mentioned above. Drawing 6 is the partial notch perspective diagram showing the 3rd example of the flexible circuit board which has central opening by this invention, and drawing 7 is the cross section showing other examples of the semiconductor chip package using the flexible circuit board by this invention. As shown in drawing 6 and drawing 7, slot 57a which has predetermined width of face and the predetermined depth is formed in a protective layer 57. Slot 57a is formed between a bonding pad 23 and the land pad 25. Especially slot 57a can be formed by \*\*\*\*\*ing at the same time it \*\*\*\*\*s a protective layer 57 without a special additional process, in order to form the pad of the circuit wiring layer 26.

[0031] Slot 57a is used for two uses. In the first place, the role which decreases the height of a dam 66 is carried out. Since slot 57a has the predetermined depth, the height of a dam 66 can be decreased. Moreover, since viscosity can use a low resin compared with the case where there is no slot, the width of face of a dam 66 can also be adjusted. That is, the width of face of a dam 66 can be beforehand determined from the width of face of slot 57a. Although the minimum value of the width of face of the dam (36 of drawing 4) previously formed of dispensing described it as 0.6mm, when forming slot 57a by this example, the width of face of a dam 66 can be decreased to about 0.3mm.

[0032] Other uses of slot 57a are carrying out the role of a dam 66, without actually forming a dam 66. That is, after the interior of opening 22 is filled up with the closure resin 34, even if it is overflowed on the outside of opening 22, overflow is delayed by filling up slot 57a with a liquefied closure resin. Therefore, slot 57a can play a role of a dam by adjusting the amount of the closure resin 34 suitably.

[0033]

[Effect of the Invention] As explained above, according to this invention, the formation of a thin form and detailed patternizing of circuit wiring are possible by using the flexible tape which consists of a polyimide as the circuit board. Then, the application to high accumulation, many pins, and the semiconductor chip that has a detailed pitch is easy, and the miniaturization of a semiconductor chip package and the formation of a thin form are possible.

[0034] Moreover, the activity side of a semiconductor chip pastes up the semiconductor chip package of this invention on the inferior surface of tongue of the circuit board, and since it is the structure of realizing electrical installation between a semiconductor chip and the circuit board through opening of the circuit board, not only the flexible circuit board but the size of a package will have the almost same size as a semiconductor chip. That is, a chip-size package is realizable.

[0035] Moreover, the dam by this invention or the slot on the protective layer carries out the role which prevents overflow of a liquefied closure resin. Moreover, the upper surface of a closure resin is always formed in a low position from an external end-connection child's upper part of the slot formed in the slot by this invention, and this slot. That is, when a semiconductor chip package mounts in an external circuit substrate, in order that a closure resin may prevent contacting an external circuit substrate and causing poor reliability, a closure resin is fully formed in a low position.

[0036] Furthermore, the reinforcing materials of the flexible circuit board by this invention can make the difference in the coefficient of thermal expansion between a semiconductor chip package and an external circuit substrate able to ease, and can raise the reliability of a semiconductor chip package.

[0037]

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

- [Claim 1] The semiconductor chip package characterized by providing the following. The semiconductor chip which has two or more I/O pads formed in the center section of the activity side. The flexible tape which has insulation electrically. Central opening. It has the patternized metallic-circuit wiring layer which was formed in the upper surface of the aforementioned flexible tape. The aforementioned metallic-circuit wiring layer is formed in the upper surface of the aforementioned flexible tape, and a bonding pad is connected with the end. Have two or more circuit wiring with which a land pad is connected with the other end, and the activity side of the aforementioned semiconductor chip is pasted up on the undersurface of the aforementioned flexible tape. The flexible circuit board by which the aforementioned I/O pad is exposed outside through the aforementioned opening of the aforementioned flexible tape, Two or more metal wires which connect respectively the aforementioned I/O pad of the aforementioned semiconductor chip, and the aforementioned bonding pad of the aforementioned metallic-circuit wiring layer electrically through the aforementioned opening, The closure resin which closes these in order to protect the aforementioned I/O pad, the aforementioned bonding pad, and the aforementioned metal wire, and two or more external end-connection children respectively connected to the aforementioned land pad mechanically and electrically.
- [Claim 2] The aforementioned flexible circuit board is a semiconductor chip package according to claim 1 characterized by having the almost same size as the size of the aforementioned semiconductor chip.
- [Claim 3] The aforementioned metallic-circuit wiring layer is a semiconductor chip package according to claim 1 characterized by having the multilayer circuit wiring which intervenes an electric insulation layer and consists of two or more layers.
- [Claim 4] The aforementioned flexible tape is a semiconductor chip package according to claim 1 characterized by the bird clapper from a polyimide tape.
- [Claim 5] The aforementioned closure resin is a semiconductor chip package according to claim 1 characterized by being provided by the method of applying to the aforementioned opening and the aforementioned bonding pad the liquefied resin compound which has predetermined viscosity.
- [Claim 6] The aforementioned method of application is a semiconductor chip package according to claim 5 characterized by including the dispensing method which injects the aforementioned liquefied resin compound in the aforementioned opening and the aforementioned bonding pad.
- [Claim 7] The semiconductor chip package according to claim 5 characterized by having further the dam which is formed in the outside of the bonding pad on the aforementioned upper surface of a flexible tape along with the periphery of the aforementioned opening, and prevents overflow of the aforementioned liquefied resin compound.
- [Claim 8] The aforementioned dam is a semiconductor chip package according to claim 7 characterized by being formed by the method of applying the liquefied resin compound which has predetermined viscosity.
- [Claim 9] The aforementioned method of application is a semiconductor chip package according to claim 8 characterized by including the dispensing method which injects the aforementioned liquefied resin compound.
- [Claim 10] The upper surface of the aforementioned closure resin is a semiconductor chip package according to claim 1 characterized by being lower than the aforementioned external end-connection child's upper part.
- [Claim 11] The aforementioned flexible circuit board is a semiconductor chip package according to claim 1 characterized by having further the protective layer which is formed in the upper surface of the aforementioned flexible tape, and protects the aforementioned circuit wiring.
- [Claim 12] It is the semiconductor chip package according to claim 11 characterized by rising from the aforementioned protective layer in order that the aforementioned protective layer may have the slot formed between the aforementioned bonding pad and the aforementioned land pad, a dam may be formed in the aforementioned slot and the aforementioned dam may prevent overflow of the aforementioned closure resin.
- [Claim 13] The aforementioned protective layer is a semiconductor chip package according to claim 11 characterized by the bird clapper from a polyimide layer.
- [Claim 14] The aforementioned flexible circuit board is a semiconductor chip package according to claim 1 characterized by having further the reinforcing materials formed in the undersurface of the aforementioned flexible tape.
- [Claim 15] The aforementioned reinforcing materials are semiconductor chip packages according to claim 14 characterized by the bird clapper from the material which has the same coefficient of thermal expansion as the external circuit substrate in

which the aforementioned semiconductor chip package is mounted.

[Claim 16] The aforementioned flexible circuit board is a semiconductor chip package according to claim 14 characterized by having further the glue line formed between the aforementioned reinforcing materials and the aforementioned semiconductor chip.

[Claim 17] The aforementioned glue line is a semiconductor chip package according to claim 16 characterized by the bird clapper from the charge of an electric insulation binder chosen from the group which consists of silicon resin and non-silicon resin which has a low modulus.

---

[Translation done.]